

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-106622

(43)Date of publication of application : 07.05.1991

(51)Int.Cl.

B29C 45/02
B29C 45/14
H01L 21/56

(21)Application number : 01-243792

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 20.09.1989

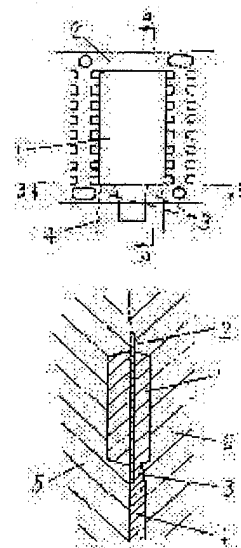
(72)Inventor : ABE MITSUHIRO

(54) SEMICONDUCTOR MOLDING PROCESS

(57)Abstract:

PURPOSE: To reduce voids inside a resin package and enhance the quality of semiconductors and productivity by flowing molten resin into one cavity through a plurality of gate sections, and resin molding semiconductor elements.

CONSTITUTION: As respective gate widths W and gate depths D can be set small by setting two gates 3 in a resin mold package 1, heat can be absorbed effectively and molding pressure can be applied easily when molten resin passes through the gates 3. Voids generated inside the resin mold package 1, therefore, can be reduced. Although the widths W of respective gates 3 are small, the molding cycle time can be improved by setting two gates 3.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of
rejection]

[Kind of final disposal of application other than

the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑤ 日本国特許庁(JP)

⑩ 特許出願公開

⑥ 公開特許公報(A) 平3-106622

⑦ Int. Cl.

識別記号

庁内整理番号

③ 公開 平成3年(1991)5月7日

B 29 C 45/02

2111-4F

45/14

2111-4F

H 01 L 21/56

T

6412-5F

審査請求 未請求 請求項の数 1 (全3頁)

④ 発明の名称 半導体モールド成形方法

⑧ 特 願 平1-243792

⑨ 出 願 平1(1989)9月20日

① 発 明 者 阿 部 光 浩 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ② 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
 ③ 代 理 人 弁理士 栗野 重孝 外1名

明 細 書

1. 発明の名称

半導体モールド成形方法

2. 特許請求の範囲

ひとつのキャビティに、複数のゲート部を通して溶解樹脂を流入することにより、半導体素子を樹脂モールドすることを特徴とする半導体モールド成形方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は半導体モールド成形方法に関するものである。

従来の技術

以下、図面を参照しながら従来の半導体モールド成形方法について説明する。

第4図は従来の半導体モールド成形方法を示す平面図、第5図は第4図におけるC-C断面図、第6図は第4図におけるD-D断面図である。第4図において、12はリードフレーム、11は半導体素子(図示せず)を封止する樹脂モールド

パッケージ、15、16は樹脂モールドパッケージ11を成形するためのそれぞれ上型、下型で、13、14はそれぞれ下型16に設けられた溶解樹脂流入用のゲート・ランナーである。ゲート形状は、樹脂モールドパッケージ11の体積(樹脂量)に合わせて、ゲート幅W、ゲート深さDを決定し、前記樹脂モールドパッケージ11の端面18所にゲート13を配置する。

発明が解決しようとする課題

従来の半導体モールド成形方法は、樹脂モールドパッケージ11の体積(樹脂量)に合わせてゲート幅W、ゲート深さDを設定していたため、樹脂モールドパッケージ11が大きくなると、成形サイクル時間も考え、ゲート幅Wを大きく設定しなければならない。しかしゲート幅Wを大きくするとゲート13の断面積が大きくなるため、通過する溶解樹脂に熱が伝わりにくく、成形圧も伝わりにくい結果、樹脂モールドパッケージ11に内部ボイドが発生しやすいという課題を有していた。

そこで、本発明は、内部ボイドを低減させ、成

特開平3-106622 (2)

形サイクル時間を向上することが可能な半導体モールド成形方法を提供するものである。

課題を解決するための手段

上記課題を解決するため、本発明の半導体モールド成形方法は半導体素子を封止する1つの樹脂モールドパッケージに、熱を吸収しやすく、成形圧の伝わりやすいゲート層の小さい複数個の溶融樹脂流入用のゲート部を通して溶融樹脂をキャピタリに流入することにより、半導体を樹脂モールドすることを特徴とする。

作用

本発明においては上記した構成によって、溶融樹脂が通過するゲート部を十分に熱を吸収しやすい、そして、成形圧が効果的に伝わる形状や断面積に設定することができるので、内部ボイドを低減することができる。

また、複数個のゲート部を設置することによって、成形サイクル時間の向上も可能である。

実施例

本発明の一実施例における半導体モールド成形

方法について以下、図面を参照しながら説明する。第1図は本実施例の半導体モールド成形方法の平面図、第2図は第1図におけるA-A断面図、第3図は第1図におけるB-B断面図である。

第1図において、1は樹脂モールドパッケージ、2はリードフレーム、5、6は樹脂モールドパッケージ1を成形するための、それぞれ上型、下型で、3は下型6に設けられた溶融樹脂流入用の2つのゲートであり、4はランナーである。

本実施例によれば、樹脂モールドパッケージ1に2つのゲート3を設置することによって、それぞれのゲート幅W、ゲート深さDを小さく設定することができるので、溶融樹脂がゲート3を通過する際に、熱を効果的に吸収し、成形圧を受けやすくすることができる結果、樹脂モールドパッケージ1の内部に発生するボイドを低減することができる。

また、成形サイクル時間は、それぞれのゲート3の幅Wが小さいにもかかわらず、2つのゲート3を設置することにより、向上することが可能と

なる。

発明の効果

本発明によれば、半導体素子を封止する際、樹脂パッケージ内部のボイドを低減させ、しかも半導体の品質、生産性を向上させることが可能となる。

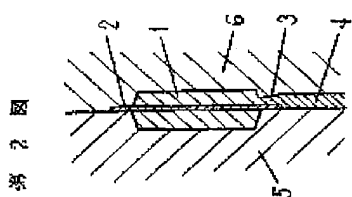
4、図面の簡単な説明

第1図は本発明の一実施例における半導体モールド成形方法の平面図、第2図は第1図におけるA-A断面図、第3図は第1図におけるB-B断面図、第4図は従来の半導体モールド成形方法の平面図、第5図は第4図のC-C断面図、第6図は第4図のD-D断面図である。

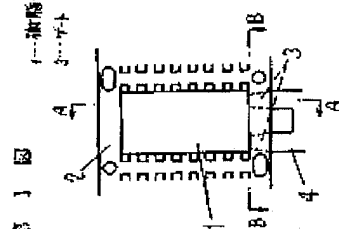
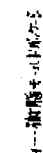
1……樹脂モールドパッケージ、3……ゲート。

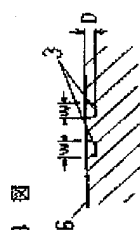
代理人の氏名 弁護士 栗野重孝 はか1名

特開平3-106622 (3)

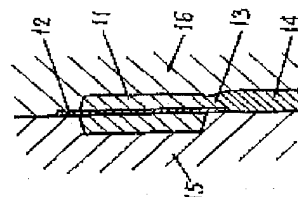


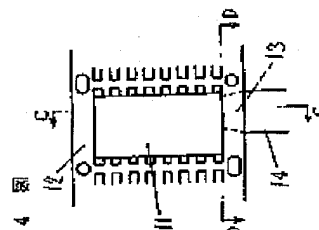
區
之
城

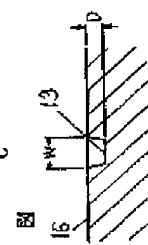




報 刊







234